

Multifunctional semiconductor storage device

Patent number: CN1341942
Publication date: 2002-03-27
Inventor: DENG GUOSHUN (CN); CHENG XIAOHUA (CN); XIANG FENG (CN)
Applicant: LANGKE SCIENCE & TECHNOLOGY CO (CN)
Classification:
- International: G06F9/445; G06F9/445; (IPC1-7): G11C15/04; G11C11/34
- european: G06F9/445B
Application number: CN20010114883 20010630
Priority number(s): CN20010114883 20010630

Report a data error here

Abstract of CN1341942

The invention discloses a semiconductor storage device providing multi functions. The device connected to host system by using common interface consists of semiconductor storage medium module and controller module. The controller module consists of common interface control module, microprocessor and controlling module. Each protocol of equipment class is realized in the application layer of interface of the semiconductor storage device, also the storage function of multi storage disks is simulated and realized in the layer. One or multi storage spaces are created in the semiconductor storage device and one or multi storage disks are supported in the same device. The invented device provides function of hot plugging and pulling as well as movable feature.

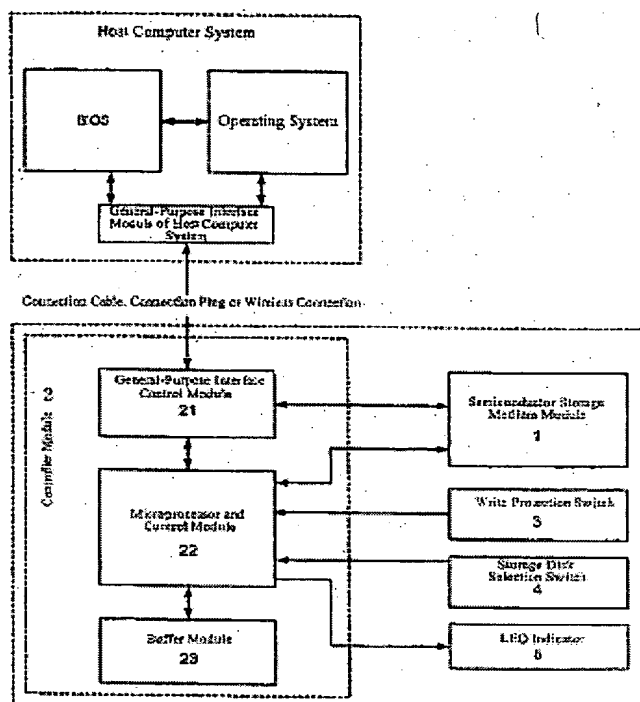


Fig.1

Data supplied from the esp@cenet database - Worldwide

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G11C 15/04

G11C 11/34

[12] 发明专利申请公开说明书

[21] 申请号 01114883.7

[43] 公开日 2002 年 3 月 27 日

[11] 公开号 CN 1341942A

[22] 申请日 2001.6.30 [21] 申请号 01114883.7
[71] 申请人 深圳市朗科科技有限公司
地址 518031 广东省深圳市深南中路 2070 号电子
科技大厦 C 座 24A
[72] 发明人 邓国顺 成晓华 向 锋

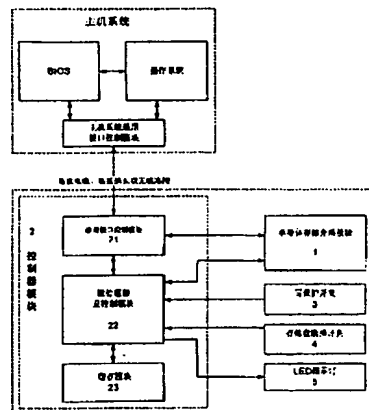
[74] 专利代理机构 深圳睿智专利事务所
代理人 陈鸿荫

权利要求书 2 页 说明书 17 页 附图页数 9 页

[54] 发明名称 一种多功能半导体存储装置

[57] 摘要

一种多功能半导体存储装置,借助通用接口与主机系统相连接,包括:半导体存储介质模块(1)和控制器模块(2),其中控制器模块(2)包括通用接口控制模块(21)、微处理器及控制模块(22),在半导体存储装置的接口应用层实现各种设备类协议,模拟和实现多种存储盘的存储功能。在半导体存储介质中开辟一个或多个存储空间,在同一个设备中支持一种或多种存储盘。并且能够热插拔、可移动。



ISSN 1008-4274

权 利 要 求 书

1. 一种多功能半导体存储装置，借助通用接口与主机系统相连接，包括：半导体存储介质模块（1）和控制器模块（2），其中控制器模块（2）包括通用接口控制模块（21）、微处理器及控制模块（22），其特征在于：实现软盘驱动器的设备类协议，模拟和实现软磁盘在软盘驱动器上工作时的存储功能；或者实现光盘驱动器的设备类协议，模拟和实现光盘在光盘驱动器上工作时的存储功能；或者实现硬盘设备类协议，模拟和实现硬盘存储功能；或者实现 ZIP 盘的设备类协议，模拟和实现 ZIP 盘的存储功能；再或者实现 MO 盘的设备类协议，模拟和实现 MO 盘的存储功能；并且能够热插拔、可移动。

2. 如权利要求 1 所述的半导体存储装置，其特征在于：所述半导体存储介质模块（1）对应一个存储空间，或者被划分为至少两个存储空间。

3. 如权利要求 1 所述的半导体存储装置，其特征在于：能被主机的 BIOS (Basic Input and Output System, 基本输入输出系统) 识别、控制和读写，所述半导体存储介质模块（1）中存放有操作系统引导程序和操作系统程序，主机的 BIOS 在上电时从所述半导体存储介质模块（1）中加载操作系统引导程序和操作系统程序，实现主机启动。

4. 如权利要求 1 所述的半导体存储装置，其特征在于：在所述半导体存储介质模块（1）中能够存放所述半导体存储装置的驱动程序，实现自带驱动程序的功能。

5. 如权利要求 1 所述的半导体存储装置，其特征在于：还包括写保护开关（3），该写保护开关（3）借助开关器件对所述半导体存储介质模块（1）提供物理保护，使其内容不被改写或擦除；所述写保护开关（3）与所述微处理器及控制模块（22）有电连接。

6. 如权利要求 1 所述的半导体存储装置，其特征在于：还包

括 LED 指示灯 (5), 该 LED 指示灯 (5) 包括一个或多个可指示所述半导体存储装置工作状态的指示器件; 所述 LED 指示灯 (5) 与微处理器及控制模块 (22) 有电连接。

7. 如权利要求 1 所述的半导体存储装置, 其特征在于: 在所述控制器模块 (2) 中还有缓存模块 (23), 该缓存模块 (23) 是静态存储器 (SRAM), 所述缓存模块 (23) 与所述微处理器及控制模块 (22) 有电连接。

8. 如权利要求 1 所述的半导体存储装置, 其特征在于: 在所述半导体存储介质模块 (1) 中有一块缓存区。

9. 如权利要求 1 所述的半导体存储装置, 其特征在于: 在所述半导体存储介质模块 (1) 中有一块专用信息区, 所述专用信息区的专用信息包括与所述半导体存储装置相关的信息、密码和用户数字签名。

10. 如权利要求 2 所述的半导体存储装置, 其特征在于: 所述半导体存储介质模块 (1) 的各存储空间分别对应一个存储盘。

11. 如权利要求 10 所述的半导体存储装置, 其特征在于: 所述存储盘可以是模拟软驱和软盘、模拟光驱和光盘、模拟硬盘、模拟 ZIP 盘、模拟 MO 盘、或者自定义存储盘。

12. 如权利要求 10 所述的半导体存储装置, 其特征在于: 还包括存储盘选择开关 (4), 所述选择开关 (4) 可以在所有存储盘中选择至少一个存储盘, 使其为主机所识别、控制和读写。

13. 如权利要求 10 所述的半导体存储装置, 其特征在于: 所述存储盘支持的设备类协议是 UFI 协议, 或者 SFF8020I 协议, 或者 SFF8070I 协议, 或者 SCSI Transparent Command Set 协议, 或者 Reduced Block Commands (RBC) T10 Project1240-D 协议, 或者 ZIP 盘协议, 或者 MO 盘协议。

14. 如权利要求 10 所述的半导体存储装置, 其特征在于: 每个存储盘的存储空间又可再划分, 包括数据区和专用信息区, 所述专用信息区的专用信息包括与所述存储盘相关的信息、密码和用户数字签名。

说明书

一种多功能半导体存储装置

发明领域和背景

本发明涉及使用半导体存储介质的多功能半导体存储装置，具体的说涉及通过通用接口与主机连接的一种多功能半导体存储装置。

半导体存储介质是可以存储数据的一种半导体芯片，该类芯片可以接受外部的写命令和数据并将数据写入存储芯片；该类芯片也可以接受外部的读命令读取存储在芯片上的数据并向外部输出数据；该类芯片还支持其它命令如擦除、复位等。这类半导体存储介质包括但不限于：快闪存储器（Flash Memory）、EEPROM、FRAM、DRAM、SRAM、SDRAM 或者 MRAM。与传统的磁、光介质等存储介质相比，半导体存储介质具有体积小、重量轻、容量大、可靠性高、耗电量小等优异特性，而且不需要特定的机械装置来驱动，例如 ZL 00114081.7《全电子式快闪外存储方法及装置》，公开了一种利用快闪存储器的外存储装置，使用新型半导体存储介质和通用通道接口，实现无驱动器、无外接电源的活动外存，并可带电插拔、即插即用、无需关机；存取速度快，容量大大超过软磁盘；体积小，携带方便，不易损坏；可使用于任何支持通用通道如 USB（通用串行总线）和 IEEE1394 的数据处理系统。

传统的软驱和软盘的作用越来越小，特别是当上述快闪外存储装置发明以后，数据的交流均可不依赖软驱和软盘。但当今使用电脑的人们却发现仍然离不开软驱和软盘，其原因之一是上述快闪外存储装置无法支持电脑启动，当电脑系统被病毒破坏或被病毒感染时需要一张干净的启动软盘来从 BIOS（Basic Input and Output System，基本输入输出系统）重新启动电脑。台式机采用内置式软驱，以备系统启动之用，这样一来增加了主机系统的体积和重量，以及成本。由于软驱比较笨重，目前主流的超薄型笔记本电脑都没

有内置软驱以减少体积和重量。尽管如此，但其用户却不得不配置价格不菲的 USB 外置式软驱，以备系统启动之用，增加了用户的成本，并为用户带来不便。

虽然目前快闪存储装置如 DiskOnChip 支持电脑启动，但因为它内置于主机系统，不能热插拔和移动，当主机被病毒感染破坏时，无法通过 DiskOnChip 启动系统，从而限制了其应用范围。

目前已有的可移动式的半导体存储装置只能在主机操作系统的驱动程序上使用，并不能被主机系统的 BIOS 所识别和控制，因而不能作为系统引导设备。

目前主流的 BIOS 厂商已能提供支持 USB 外置软驱启动功能，如 AWARD 的 BIOS；而且很多主流的主板厂商也已经采用上述 BIOS，例如 ASUS 华硕主板。这为本发明的大规模应用提供了基础。

发明总述

针对现有技术的不足，本发明的目的在于提出一种半导体存储装置，模拟和实现多种存储盘的功能，可用来作为主机系统的移动式启动设备。

一种半导体存储装置，借助通用接口与主机系统相连接，包括：半导体存储介质模块和控制器模块，其中控制器模块包括通用接口控制模块、微处理器及控制模块，能够实现软盘驱动器的设备类协议，模拟和实现软磁盘在软盘驱动器上工作时的存储功能；或者实现光盘驱动器的设备类协议，模拟和实现光盘在光盘驱动器上工作时的存储功能；或者实现硬盘设备类协议，模拟和实现硬盘存储功能；或者实现 ZIP 盘的设备类协议，模拟和实现 ZIP 盘的存储功能，再或者实现 MO 盘的设备类协议，模拟和实现 MO 盘的存储功能；并且能够热插拔、可移动。

本发明的半导体存储装置，支持的设备类协议是 UFI 协议，或者 SFF8020I 协议，或者 SFF8070I 协议，或者 SCSI Transparent Command Set 协议，或者 Reduced Block Commands (RBC) T10 Project1240-D 协议，或者 ZIP 盘协议，或者 MO 盘协议。

半导体存储介质模块对应一个存储空间，或者被划分为至少两个存储空间，各存储空间分别对应一个存储盘。每个存储盘的存储空间又可再划分，包括数据区和专用信息区，所述专用信息区的专用信息包括与存储盘相关的信息、密码和用户数字签名等。所述专用信息区也可以不要。

本发明的半导体存储装置，能被主机的 BIOS 识别、控制和读写，所述半导体存储介质模块中能够存放操作系统引导程序和操作系统程序，主机的 BIOS 在上电时从所述半导体存储介质模块中加载操作系统引导程序和操作系统程序，实现主机启动。

本发明的半导体存储装置，在所述半导体存储介质模块中能够存放所述半导体存储装置的驱动程序，实现自带驱动程序的功能。

本发明的半导体存储装置，还包括写保护开关，该写保护开关借助一开关器件对所述半导体存储介质模块提供物理保护，使其内容不被改写或擦除；所述写保护开关与所述微处理器及控制模块有电连接。写保护开关也可以不要。

本发明的半导体存储装置，还包括 LED 指示灯，该 LED 指示灯包括一个或多个可指示所述半导体存储装置工作状态的指示器件；所述 LED 指示灯与微处理器及控制模块有电连接。LED 指示灯也可以不要。

本发明的半导体存储装置，在所述控制器模块中还可以有缓存模块，该缓存模块是静态存储器（SRAM），所述缓存模块与所述微处理器及控制模块有电连接。该缓存模块也可以不要。

本发明的半导体存储装置，在所述半导体存储介质模块中可以有一块缓存区。缓存区也可以不要。

本发明的半导体存储装置，在所述半导体存储介质模块中可以有一块专用信息区，存放与装置相关的信息、密码和用户数字签名等。本专用信息区也可以不要。

本发明的半导体存储装置，还包括存储盘选择开关，所述选择开关可以在所有存储盘中选择至少一个存储盘，使其为主机识别、控制和读写。存储盘选择开关也可以不要。

本发明采用独特设计，在半导体存储装置的接口应用层实现各种设备类协议，模拟和实现多种存储盘的存储功能。在半导体存储介质中开辟一个或多个存储空间，在同一个设备中支持一种或多种存储盘功能。本发明完全实现了通用接口外置软驱和软盘的存储功能，从而为在计算机系统中彻底取代软驱和软盘提供了可能。本发明的半导体存储装置体积小，重量轻，性能稳定，可靠性好，可热插拔，可移动，可以使主机系统小型化、轻便化，而且能够有效降低电脑成本。

图例的简单说明

图 1 是本发明半导体存储装置的通用硬件功能方框图；

图 2 是本发明采用 USB 接口和快闪存储器的硬件功能方框图；

图 3 是本发明采用 IEEE1394 接口和快闪存储器的硬件功能方框图；

图 4 是本发明半导体存储装置的存储空间分配图；

图 5 是如图 2 所示实施例的工作流程图；

图 6A、B、C、D 是如图 2 所示实施例的电路原理图。

发明的详细描述

下面结合附图对本发明作进一步详细说明：

如图 1 是本发明的通用硬件功能方框图，半导体存储装置通过通用接口连接电缆或连接插头或无线连接与主机相连，包括半导体存储介质模块 1、控制器模块 2、写保护开关 3、存储盘选择开关 4 和 LED 指示灯 5。其中控制器模块包括通用接口控制模块 21、微处理器及控制模块 22、缓存模块 23。

其中半导体存储介质模块 1 由一块或多块半导体存储介质芯片组成，半导体存储介质可以是但不限于快闪存储器（Flash Memory）、EEPROM、FRAM、SRAM、DRAM、SDRAM 或者 MRAM，按现有寻址方式连接，该模块的功能是存储数据。半导体存储介质模块 1 对应一个存储空间，或者被划分为至少两个存储空间。在所述半导

体存储介质模块 1 中能够存放所述半导体存储装置的驱动程序，实现自带驱动程序的功能。

控制器模块 2 完成对设备的初始化、对设备的控制、对通用接口的初始化和控制、接受从主机发送来的命令和数据、解释并执行主机发送来的命令、将数据存储到半导体存储模块 1 或从半导体存储模块 1 中读取数据、将执行结果通过通用接口返回给主机系统。

控制器模块 2 中的通用接口控制模块 21 完成与主机系统的连接，并解释、转换、控制和传输通用接口协议。通用接口为有线通用接口包括但不限于 USB 接口、IEEE1394 接口；或者为无线通用接口包括但不限于蓝牙（Bluetooth）接口、IrDA 红外接口、HomeRF 接口、IEEE802.11a 接口、IEEE802.11b 接口。

微处理器及控制模块 22 初始化通用接口控制模块 21，读取存储盘选择开关 4 的状态，并根据该开关 4 的状态决定实现软盘驱动器的设备类协议，模拟和实现软磁盘在软盘驱动器上工作时的存储功能；或者实现光盘驱动器的设备类协议，模拟和实现光盘在光盘驱动器上工作时的存储功能；或者实现硬盘设备类协议，模拟和实现硬盘存储功能；再或者实现 ZIP 盘的设备类协议，模拟和实现 ZIP 盘的存储功能；再或者实现 MO 盘的设备类协议，模拟和实现 MO 盘的存储功能；并且能够热插拔、可移动；所述存储盘支持的设备类协议是 UFI 协议，或者 SFF8020I 协议，或者 SFF8070I 协议，或者 SCSI Transparent Command Set 协议，或者 Reduced Block Commands (RBC) T10 Project1240-D 协议，或者 ZIP 盘协议，或者 MO 盘协议。存储盘选择开关 4 可以选中一个存储盘，或同时选中多个存储盘。存储盘选择开关 4 也可以不要。

该装置中一个或者多个存储盘能够存放本发明装置中其它存储盘的驱动程序，实现设备自带驱动程序功能。

微处理器及控制模块 22 的功能有：

- a. 初始化半导体存储模块，并检测半导体存储模块中的存储芯片的容量、制造商以及数量等；
- b. 接收通用接口协议的控制命令，并解释执行这些控制命令，

将执行结果通过通用接口返回给主机系统；

c. 接收模拟存储盘设备类协议，并解释执行相关的命令，然后将执行结果通过通用接口返回给主机系统；相关命令命令包括但不限于读数据、写数据、读设备信息、读设备容量等；

d. 接收自定义存储盘设备类协议，并解释执行相关的命令，然后将执行结果通过通用接口返回给主机系统；这些命令包括但不限于读数据、写数据、读设备信息、读设备容量等；

e. 将数据写入半导体存储设备，或从半导体设备中将数据读出；在读写数据时，LED 指示灯闪烁；在执行写操作时，会检测写保护开关，如果该开关位于写保护状态，则拒绝该请求，并向主机报告写操作失败；

f. 将主机系统上定义的存储设备上的逻辑地址转换为实际的存储芯片的编号以及在该存储芯片上的物理地址；

g. 在微处理器及控制模块 22 与主机系统建立连接后，LED 指示灯变亮。

根据半导体存储介质的存储方式的不同，缓存模块 23 也可能不需要：在半导体存储模块的某数据单元被擦除之前，缓存模块用来存放该存储单元原来的数据，然后将要写入的数据写入缓存，最后将缓存内的数据写入半导体存储介质。缓存模块可以是 SRAM，也可以将半导体存储模块的某一部分作为缓存。根据存储介质的不同，擦除操作也可以不要。

所述控制器模块 2 的功能可以由一块或多块集成电路芯片实现，其实现方式可为专用芯片(ASIC)、系统集成芯片(SOC)、或装有固件(Firmware)的单片机。

如图 2 是本发明的一个实施例：USB 接口快闪存储器的硬件功能方框图。

本实施例中，通用接口采用 USB 接口，半导体存储介质采用快闪存储器(Flash Memory)。包括快闪存储器模块 11、控制器模块 20、写保护开关 3、存储盘选择开关 4、LED 指示灯 5 等模块。其中控制

器模块包括 USB 通用串行总线接口控制模块 201、微处理器及控制模块 202、SRAM 缓存模块 203。

其中快闪存储器模块 11 是由一块或多块半导体快闪存储器芯片组成，按现有寻址方式连接，该模块的功能是存储数据。

控制器模块 20 完成对设备的初始化、对设备的控制、对 USB 接口的初始化和控制、接受从主机发送来的命令和数据、解释并执行主机发送来的命令、将数据存储到快闪存储器模块 11 或从快闪存储器模块读取数据、将执行结果通过 USB 接口返回给主机系统。

控制器模块中的 USB 通用串行总线接口控制模块 201 建立与主机系统的 USB 连接，解释、转换、控制、传输 USB 协议。

微处理器及控制模块 202 初始化 USB 通用串行总线接口控制模块 201，读取存储盘选择开关 4 状态，并根据该开关 4 的状态决定是否支持软盘驱动器设备类协议，协议包括但不限于 UFI、SFF8080I 协议；或者支持大容量存储盘设备类协议，协议包括但不限于 SFF8070I, SCSI Transparent Command Set 及 Reduced Block Commands (RBC) T10 Project1240-D 协议。

微处理器及控制模块 202 的功能包括前述微处理器及控制模块 22 的类似功能，例如初始化快闪存储器模块，并检测快闪存储器中的快闪芯片的容量、制造商以及数量等。微处理器及控制模块 202 接收 USB 接口协议的标准控制命令，并解释执行这些控制命令，将执行结果通过 USB 接口返回给主机系统，这些 USB 标准命令包括但不限于 GET_STATUS, CLEAR_FEATURE, SET_FEATURE, SET_ADDRESS, GET_DESCRIPTOR, SET_DESCRIPTOR, GET_CONFIGURATION, SET_CONFIGURATION, GET_INTERFACE, SET_INTERFACE, SYNCH_FRAME 等。

如图 2 所示的实施例具有两种工作状态：

一、模拟软盘驱动器和软盘功能的状态

在本发明半导体存储装置的该实施例处于模拟软盘驱动器和软盘功能的状态下，设备支持软盘驱动器设备类 UFI 协议，微处理器及

控制模块 202 遵照 CBI 传输协议与主机系统通过 USB 接口通讯，微处理器及控制模块 202 遵从 CBI 协议，将从 USB 接口接收到的数据解包，从中提取出软盘驱动器设备类 UFI 命令，然后执行相关的设备类命令，并将执行结果或状态信息按照 CBI 协议方式打包，并通过 USB 接口将结果返回给主机系统。

软盘驱动器设备类相关命令包括但不限于：Format Unit, Inquiry, Start/Stop, Mode Select, Mode Sense, Prevent/Allow Medium Removal, Read(10), Read(12), Read Capacity, Read Format Capacity, Request Sense, Rezero Track, Seek(10), Send Diagnostic, Test Unit Ready, Verify, Write(10), Write(12), Write and Verify 等。

下面就本发明的该实施例对几个主要命令的实现或特别之处进行说明：

Inquiry 命令查询设备的相关参数和配置信息，在设备上电或复位时，主机系统或 BIOS 上的驱动程序用这些信息来配置设备；控制模块按照 UFI 的规范，将设备的配置信息返回给主机，并将其中的数据位 Peripheral Device Type（附属设备类型）设置为 Direct-access device。

Mode Sense 命令允许设备报告存储介质类型和设备参数给主机；在报告给主机的信息中，有一个信息位为 Medium Type Codes(介质类型代码)，此代码决定设备的容量和类型，由于所模拟的软盘容量为 1.44MB，所以设定代码为 0x96(十六进制)。

Read Capacity 请求设备报告存储盘的容量，设备返回的数据表示总容量为 1.44MB。

Read Format Capacity 允许主机请求存储盘可能被格式化的容量的可能性，设备的回答只有一种即 1.44MB。

Test Unit Ready 让主机检测设备是否准备好，在已准备好的情况下设备回答为准备就绪。

Read 10 要求设备读取存储盘中某一逻辑地址上的数据，并将所读取的数据返回给主机系统；控制模块根据逻辑地址和各个存储芯片的容量计算出该逻辑地址位于的芯片号，以及在该芯片中的物理

地址，然后向该闪存芯片发送读数据命令和地址，从闪存芯片的数据线读取数据，并将数据返回给主机系统；控制模块在读出并传输数据时，会让 LED 指示灯 5 闪烁。

Write 10 要求设备从主机接收数据，并将接受到的数据写入存储盘中某一逻辑地址上；控制模块首先检测写保护开关，如果位于写保护状态，则拒绝主机的写操作，并报告写操作失败；如果开关不位于写保护状态，控制模块根据逻辑地址和各个存储芯片的容量计算出该逻辑地址位于的芯片号、在该芯片中的物理地址以及块地址；由于在向闪存芯片某一地址写入数据时，必须首先擦除该地址所位于的块，但这样一来会破坏原来的数据，因此，必须先读出该块地址原来所存储的数据，并保存到 SRAM 缓存模块中，然后将所需要写入的数据按照在块中的相对地址，写入 SRAM 缓存模块中，然后擦除闪存存储器中相应的块，之后将 SRAM 缓存模块中的数据块写入快闪存储器中相应的块，完成整个写操作；控制模块在接收及写入数据时会让 LED 指示灯 5 闪烁。

如图 2 所示的实施例的另一种工作状态是：

二、大容量存储盘的状态

大容量存储盘可以是模拟硬盘，或者模拟光盘，或者模拟 ZIP 盘，或者模拟 MO 盘等。

在本发明半导体存储装置的该实施例处于大容量存储盘的工作状态下，设备支持 SFF8070I 设备类协议，微处理器及控制模块 202 遵照 BulkOnly 传输协议与主机系统通过 USB 接口通讯，控制模块 202 遵从 BulkOnly 协议，将从 USB 接口接收到的数据解包，从中提取出 SFF8070I 类命令，然后执行相关的命令，并将执行结果或状态信息按照 BulkOnly 传输协议方式打包，并通过 USB 接口将结果返回给主机系统；SFF8070I 类设备相关命令包括但不限于：Format Unit, Inquiry, Mode Select, Mode Sense, Prevent/Allow Medium Removal, Read(10), Read(12), Read Capacity, Read Format Capacities, Request Sense, Seek, Start Stop Unit, Test Unit Ready, Verify, Write(10), Write(12), Write and Verify 等。

下面就本发明的该实施例分别对几个主要命令的实现或特别之处进行说明：

Read Capacity 命令让主机获取设备上存储盘的容量，控制模块根据所检测到的闪存芯片的型号和数量，得出存储模块的总容量，将该总容量减去 1.44MB 及其它专用信息所占用的空间即得出大容量存储盘的容量，将该容量返回给主机系统。

Read 10 要求设备读取存储盘中某一逻辑地址上的数据，并将所读取的数据返回给主机系统；控制模块首先将逻辑地址加上 1.44MB 软盘的地址空间，根据新的逻辑地址和各个存储芯片的容量计算出该逻辑地址位于的芯片号，以及在该芯片中的物理地址，然后向该闪存芯片发送读数据命令和地址，从闪存芯片的数据线读取数据，并将数据返回给主机系统；控制模块在读出并传输数据时，LED 指示灯闪烁。

Write 10 要求设备从主机接收数据，并将接受到的数据写入存储盘中某一逻辑地址上；控制模块首先检测写保护开关，如果位于写保护状态，则拒绝主机的写操作，并报告写操作失败；如果开关不位于写保护状态，控制模块首先将逻辑地址加上 1.44MB 软盘的地址空间，根据新的逻辑地址和各个存储芯片的容量计算出该逻辑地址位于的芯片号、在该芯片中的物理地址以及块地址；由于在向闪存芯片某一地址写入数据时，必须首先擦除该地址所位于的块，但这样一来会破坏原来的数据，因此，必须先读出该块地址原来所存储的数据，并保存到 SRAM 缓存模块中，然后将所需要写如的数据按照在块中的相对地址，写入 SRAM 缓存模块中，然后擦除闪存存储器中相应的块，之后将 SRAM 缓存模块中的数据块写入快闪存储器中相应的块，完成整个写操作；控制模块在接收并写入数据时 LED 指示灯 5 闪烁。

微处理器及控制模块 22 在与主机系统建立连接后，LED 指示灯 5 变亮。

如图 3 是本发明半导体存储装置的另一个实施例：“IEEE1394

接口快闪存储器”的硬件功能方框图。本实施例中，通用接口采用 IEEE1394 接口，半导体存储介质采用快闪存储器（Flash Memory）。包括快闪存储器模块 11、控制器模块 200、写保护开关 3、存储盘选择开关 4、LED 指示灯 5。其中控制器模块 200 包括 IEEE1394 接口控制模块 211、微处理器及控制模块 212、SRAM 缓存模块 213。

其中快闪存储器模块 11 是由一块或多块半导体快闪存储器芯片组成，按现有寻址方式连接，该模块功能是存储数据。

控制器模块 200 完成对设备的初始化、对设备的控制、对 IEEE1394 接口的初始化和控制、接受从主机发送来的命令和数据、解释并执行主机发送来的命令、将数据存储到快闪存储器模块 11 或从快闪存储器模块读取数据、将执行结果通过 IEEE1394 接口返回给主机系统。

控制器模块中的 IEEE1394 接口控制模块 211 建立与主机系统 IEEE1394 连接，负责 IEEE1394 协议的解释、转换、控制、传输等。

微处理器及控制模块 212 负责初始化 IEEE1394 接口控制模块 211，读取存储盘选择开关 4 状态，从而决定是否支持软盘驱动器设备类协议，协议包括但不限于 UFI、SFF8070I 协议；或者支持大容量存储盘设备类协议，协议包括但不限于 SFF8070I, SCSI Transparent Command Set 及 Reduced Block Commands (RBC) T10 Project1240-D 协议。

微处理器及控制模块 212 还初始化快闪存储器模块，并检测快闪存储器中的快闪芯片的容量、制造商以及数量等；微处理器及控制模块 212 还接收 IEEE1394 接口协议的标准控制命令，并解释执行这些控制命令，将执行结果通过 IEEE1394 接口返回给主机系统。

如图 3 所示的实施例具有两种工作状态：

一、模拟软盘驱动器和软盘功能的状态

在设备处于模拟软盘驱动器和软盘功能的状态下，设备支持软盘驱动器设备类 UFI 协议，微处理器及控制模块 212 从 IEEE1394 接口数据，并从中提取出软盘驱动器设备类 UFI 命令，然后执行相关的

设备类命令，并通过 IEEE1394 接口将结果返回给主机系统；软盘驱动器设备类相关命令包括但不限于：Format Unit, Inquiry, Start/Stop, Mode Select, Mode Sense, Prevent/Allow Medium Removal, Read(10), Read(12), Read Capacity, Read Format Capacity, Request Sense, Rezero Track, Seek(10), Send Diagnostic, Test Unit Ready, Verify, Write(10), Write(12), Write and Verify 等。

下面就本发明的该实施例分别对几个主要命令的实现或特别之处进行说明：

Inquiry 命令查询设备的相关参数和配置信息，在设备上电或复位时，主机系统或 BIOS 上的驱动程序用这些信息来配置设备；控制模块按照 UFI 的规范，将设备的配置信息返回给主机，并将其中的数据位 Peripheral Device Type（附属设备类型）设置为 Direct-access device。

Mode Sense 命令允许设备报告存储介质类型和设备参数给主机；在报告给主机的信息中，有一个信息位为 Medium Type Codes(介质类型代码)，此代码决定设备的容量和类型，由于所模拟的软盘容量为 1.44MB，所以设定代码为 0x96(十六进制)。

Read Capacity 请求设备报告存储盘的容量，设备返回的数据表示总容量为 1.44MB。

Read Format Capacity 允许主机请求存储盘可能被格式化的容量的可能性，设备回答为可以被格式化的容量只有一种即 1.44MB。

Test Unit Ready 让主机检测设备是否准备好，设备回答为准备就绪。

Read 10 要求设备读取存储盘中某一逻辑地址上的数据，并将所读取的数据返回给主机系统；控制模块根据逻辑地址和各个存储芯片的容量计算出该逻辑地址位于的芯片号，以及在该芯片中的物理地址，然后向该闪存芯片发送读数据命令和地址，从闪存芯片的数据线读取数据，并将数据返回给主机系统；控制模块在读出并传输数据时，LED 指示灯闪烁。

Write 10 要求设备从主机接收数据，并将接受到的数据写入存

储盘中某一逻辑地址上；控制模块首先检测写保护开关，如果位于写保护状态，则拒绝主机的写操作，并报告写操作失败；如果开关不位于写保护状态，控制模块根据逻辑地址和各个存储芯片的容量计算出该逻辑地址位于的芯片号、在该芯片中的物理地址以及块地址；由于在向闪存芯片某一地址写入数据时，必须首先擦除该地址所位于的块，但这样一来会破坏原来的数据，因此，必须先读出该块地址原来所存储的数据，并保存到 SRAM 缓存模块中，然后将所需要写如的数据按照在块中的相对地址，写入 SRAM 缓存模块中，然后擦除闪存存储器中相应的块，之后将 SRAM 缓存模块中的数据块写入快闪存储器中相应的块，完成整个写操作；控制模块在接收并写入数据时会让 LED 指示灯 5 闪烁。

如图 2 所示的实施例的另一种工作状态是：

二、大容量存储盘的状态

在设备处于大容量存储盘的状态下，设备支持 SFF8070I 设备类协议，微处理器及控制模块 212 从 IEEE1394 接口接收到的数据中提取出 SFF8070I 类命令，然后执行相关的命令，并将执行结果或状态信，通过 IEEE1394 接口将结果返回给主机系统；SFF8070I 类设备相关命令包括但不限于：Format Unit, Inquiry, Mode Select, Mode Sense, Prevent/Allow Medium Removal, Read(10), Read(12), Read Capacity, Read Format Capacities, Request Sense, Seek, Start Stop Unit, Test Unit Ready, Verify, Write(10), Write(12), Write and Verify 等。

下面分别对几个主要命令的实现或特别之处进行说明：

Read Capacity 命令让主机获取设备上存储盘的容量，控制模块根据所检测到的闪存芯片的型号和数量，得出存储模块的总容量，将该总容量减去 1.44MB 及其它专用信息所占用的空间即得出大容量存储盘的容量，将该容量返回给主机系统。

Read 10 要求设备读取存储盘中某一逻辑地址上的数据，并将所读取的数据返回给主机系统；控制模块首先将逻辑地址加上 1.44MB 软盘的地址空间，根据新的逻辑地址和各个存储芯片的容量计算出该逻辑地址位于的芯片号，以及在该芯片中的物理地址，然

后向该闪存芯片发送读数据命令和地址，从闪存芯片的数据线读取数据，并将数据返回给主机系统；控制模块在读出数据时，LED 指示灯 5 闪烁。

Write 10 要求设备从主机接收数据，并将接受到的数据写入存储盘中某一逻辑地址上；控制模块首先检测写保护开关，如果位于写保护状态，则拒绝主机的写操作，并报告写操作失败；如果开关不位于写保护状态，控制模块首先将逻辑地址加上 1.44MB 软盘的地址空间，根据新的逻辑地址和各个存储芯片的容量计算出该逻辑地址位于的芯片号、在该芯片中的物理地址以及块地址；由于在向闪存芯片某一地址写入数据时，必须首先擦除该地址所位于的块，但这样一来会破坏原来的数据，因此，必须先读出该块地址原来所存储的数据，并保存到 SRAM 缓存模块中，然后将所需要写如的数据按照在块中的相对地址，写入 SRAM 缓存模块中，然后擦除闪存存储器中相应的块，之后将 SRAM 缓存模块中的数据块写入快闪存储器中相应的块，完成整个写操作；控制模块在接收并写入数据时 LED 指示灯 5 闪烁。

微处理器及控制模块 212 在与主机系统建立连接后，LED 指示灯 5 变亮。

图 4 为半导体存储模块的存储空间分配图，整个存储模块包括 N 个存储空间，每个存储空间对应一个存储盘，存储模块可以包括也可以不包括数据缓存区，存储模块可以包括也可以不包括整个存储装置专用信息区。每个存储空间又包括数据区和专用信息区，专用信息区也可以不要。数据缓存区用作缓存模块 23（见图 1）。整个存储装置专用信息区用来存储装置的信息，包括但不限于闪存坏块的记录、用户密码、数字签名等。

图 5 为图 2 所示实施例的工作流程图。

第一步：与主机系统的 USB 接口相连接，从 USB 接口获取供电，给装置上电；此时微处理器及控制模块 202 首先对微处理器及控制

模块 202 进行初始化，包括设置各种寄存器，设置运行频率等；

第二步：微处理器及控制模块 202 接着对快闪存储器模块进行检测，得出各个存储芯片的型号、容量、生产厂家以及芯片的总数量，将所检测的结果保存起来；

第三步：微处理器及控制模块 202 读取该存储装置的专用信息，包括但不限于坏块记录表；

第四步：微处理器及控制模块 202 对 USB 接口控制器进行初始化设置；

第五步：微处理器及控制模块 202 接收主机系统发送来的 USB 控制命令，执行相应命令，并返回执行结果；在执行请求设备描述命令时，控制模块将检测“软盘驱动器”和“大容量存储盘”状态开关，决定设备将处于什么状态，即设备支持什么设备类协议和传输协议；控制模块将设备目前支持的设备类协议和传输协议信息告诉给主机；在“软盘驱动器”状态下，设备支持 UFI 设备类协议和 CBI 传输类协议，在“大容量存储盘”状态下，设备支持 SFF8070I 设备类协议和 BulkOnly 传输类协议；

第六步：主机根据装置返回的设备类协议和传输协议，来判断存储装置是一个“软盘驱动器”或一个“大容量存储盘”。如果装置是处于“软盘驱动器”状态，主机将按照 CBI 传输协议向设备发送 UFI 类设备命令；如果装置是处于“大容量存储盘”状态，主机将按照 BulkOnly 传输协议向设备发送 SFF8070I 类设备命令；如果设备处于“软盘驱动器”状态，控制模块将按照 CBI 传输协议接收从主机系统发送来的 UFI 类命令，控制模块将解释执行相关的命令，然后将执行的结果或状态信息按照 CBI 传输协议格式返回给主机系统；如果设备处于“大容量存储盘”状态，控制模块将按照 BulkOnly 传输协议接收从主机系统发送来的 SFF8070I 类命令，控制模块将解释执行相关的命令，然后将执行的结果或状态信息按照 BulkOnly 传输协议格式返回给主机系统。

一旦主机关电，或将设备从主机系统拔掉，设备将停止工作。

图 2 所示的实施例作为系统启动盘的使用方法

下面以在 Windows 98/Me/2000/XP 上使用 USB 接口快闪存储装置作为系统启动盘作为举例说明。需要指出的是：该装置并不只是能在 Windows 98/me/2000/XP 上作为系统启动盘，也能在其它操作系统上作为系统启动盘使用。

如果要将该装置作为系统启动盘，首先要将操作系统的引导程序和系统程序存储在该装置内，下面介绍如何制作系统启动盘。

制作系统启动盘

1. 启动 Windows 98/Me/2000/XP 操作系统；
2. 将装置上的存储盘状态开关拨到“软盘驱动器”状态；
3. 将装置连接到主机的 USB 接口；
4. 操作系统上相关的驱动程序会识别并操作该存储盘，在“我的电脑”内会新出现一个“软盘驱动器”盘符；注意：在 Windows 98 下要使用厂家提供的驱动程序，在 Windows Me/2000/XP 下可以使用操作系统自带的驱动程序；
5. 将该软盘格式化系统启动盘，并拷贝相应的系统文件到盘上；则系统启动盘就制作完成了。

在制作完成系统启动盘后，就可以将该装置作为系统启动盘了，下面介绍如何使用。

使用系统启动盘

1. 打开主机的电源
2. 进入系统的 BIOS 设置，察看其中的系统启动移动设备设置，如果设置不为 USB Floppy Disk Drive 即 USB 外置软驱（系统初始设置可能为 Legacy Floppy），将其修改为 USB Floppy Disk Drive；修改完毕后，保存修改的设置，并退出 BIOS 设置，重新启动主机；
3. 同时，将装置上的存储盘状态开关拨到“软盘驱动器”状态，并

将装置连接到主机的 USB 接口上；

4. 在主机系统的 BIOS 启动过程中，BIOS 将识别该存储盘，并从中读取已经存储的操作系统引导及系统程序，然后执行相应的程序，并加载操作系统；
5. 系统启动完成。

图 2 所示的实施例大容量存储盘的使用方法

下面以在 Windows 98/Me/2000/XP 上使用 USB 接口快闪存储装置作为大容量存储盘作为举例说明；需要指出的是：该装置并不只是能在 Windows 98/me/2000/XP 上作为大容量存储盘，也能在其它操作系统上作为大容量存储盘使用。

1. 启动 Windows 98/Me/2000/XP 操作系统；
2. 将装置上的存储盘状态开关拨到“大容量存储盘”状态；
3. 将装置连接到主机的 USB 接口；
4. 操作系统上相关的驱动程序会识别并操作该存储盘，在“我的电脑”内会新出现一个“可移动磁盘”盘符；注意：在 Windows 98 下要使用厂家提供的驱动程序，在 Windows Me/2000/XP 下可以使用操作系统自带的驱动程序；
5. 然后，就可以在该大容量存储盘上进行文件读写操作。

说明书附图

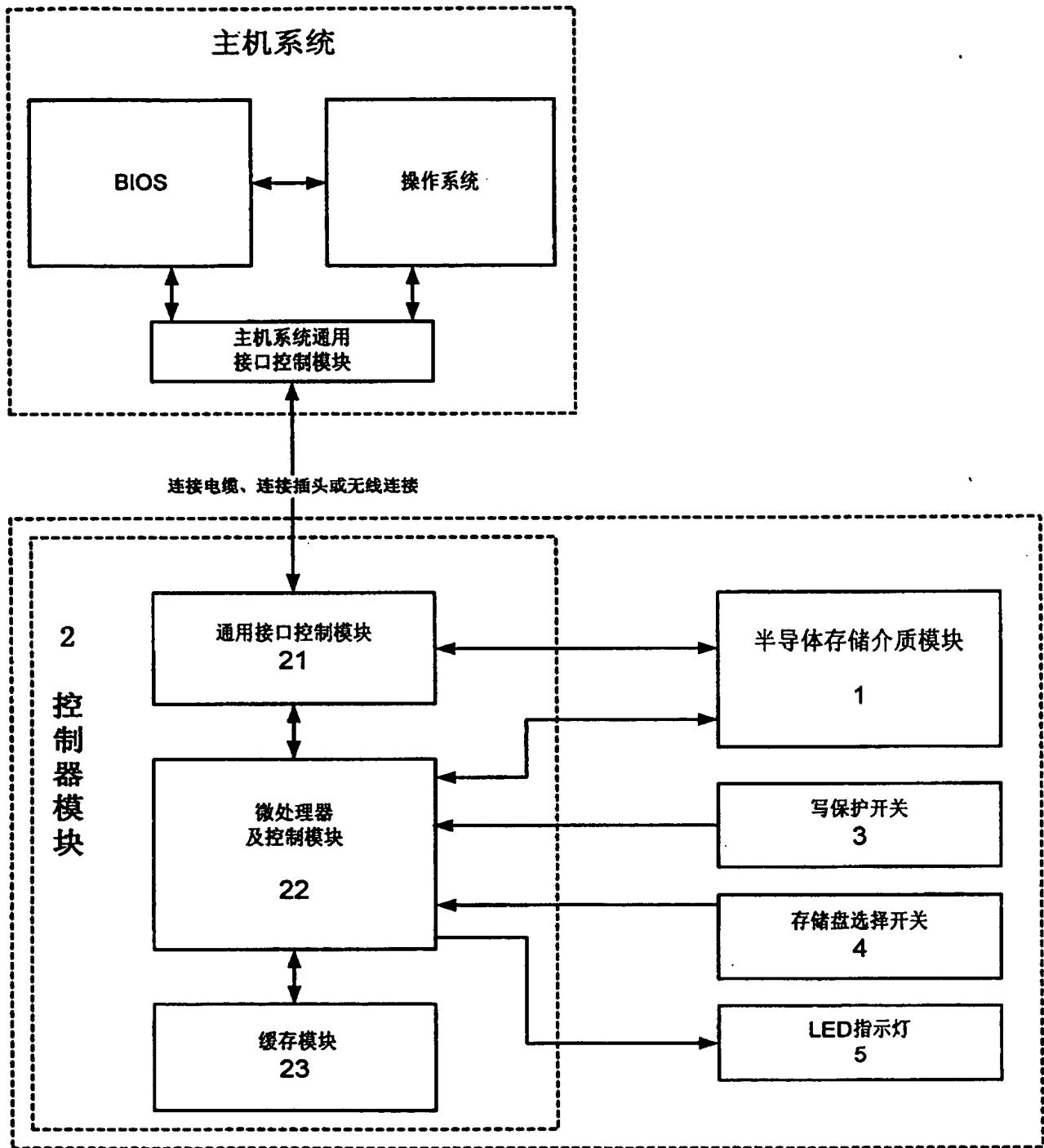


图 1

说明书附图

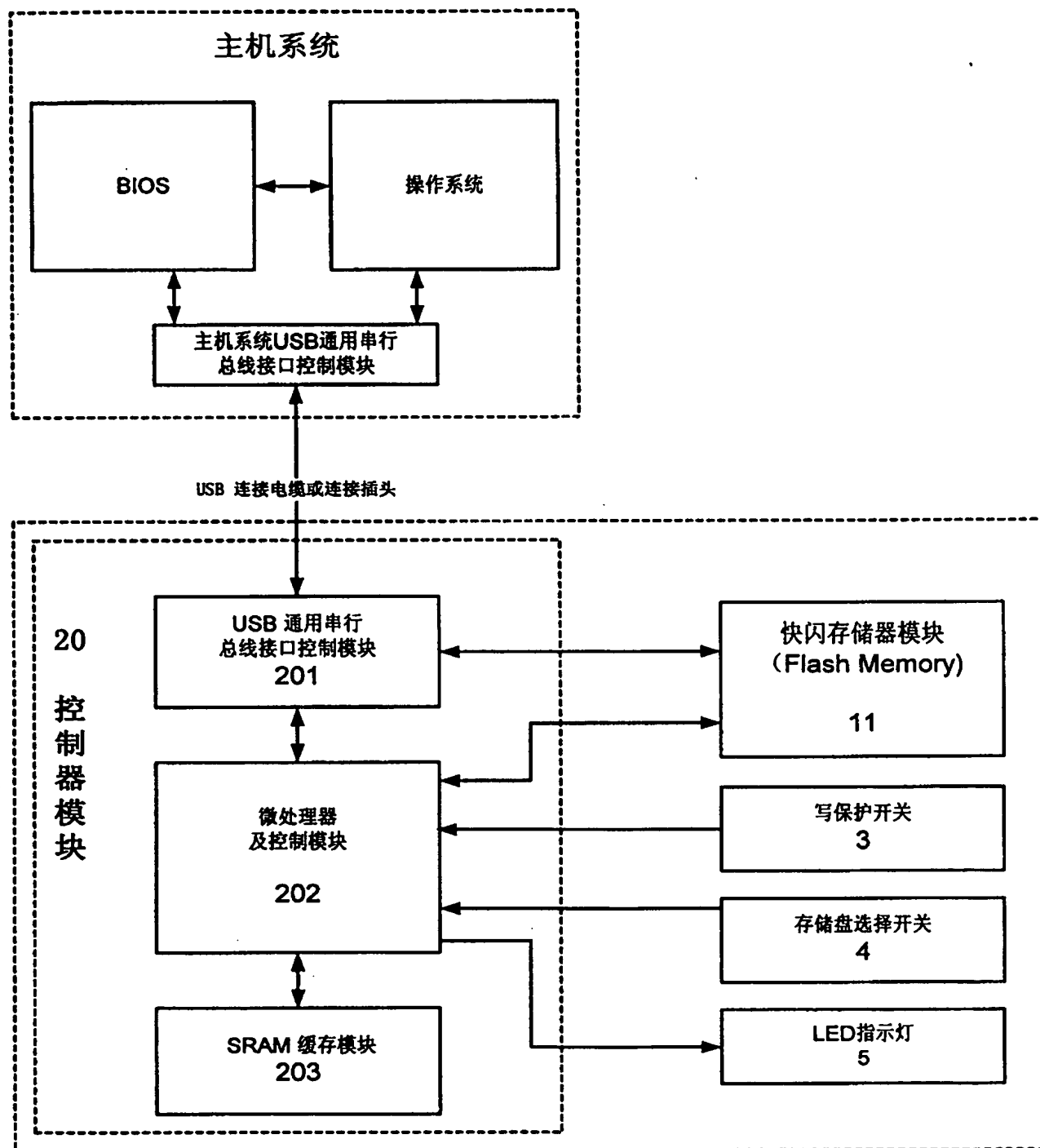


图 2

说明书附图

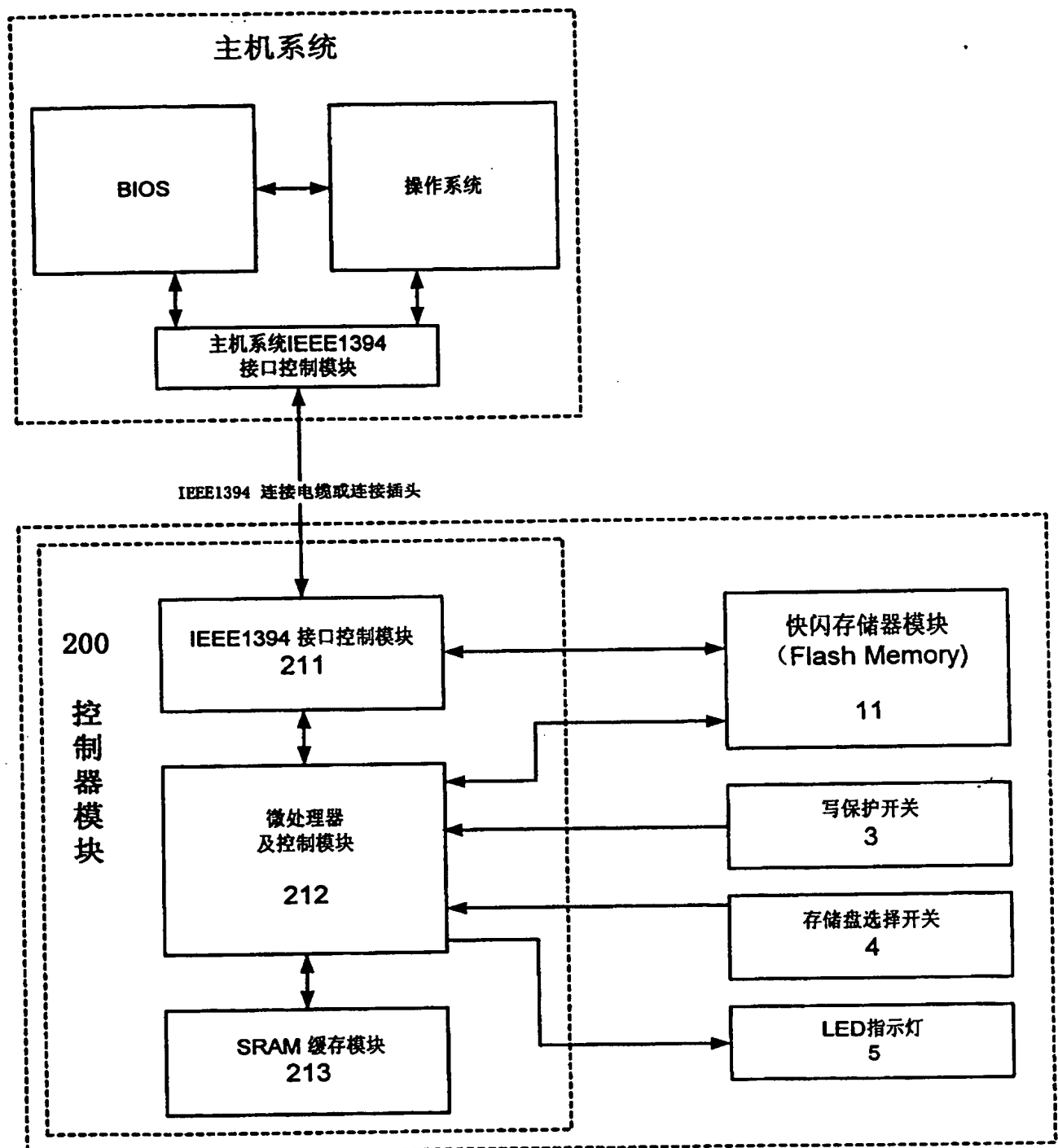


图 3

说明书附图

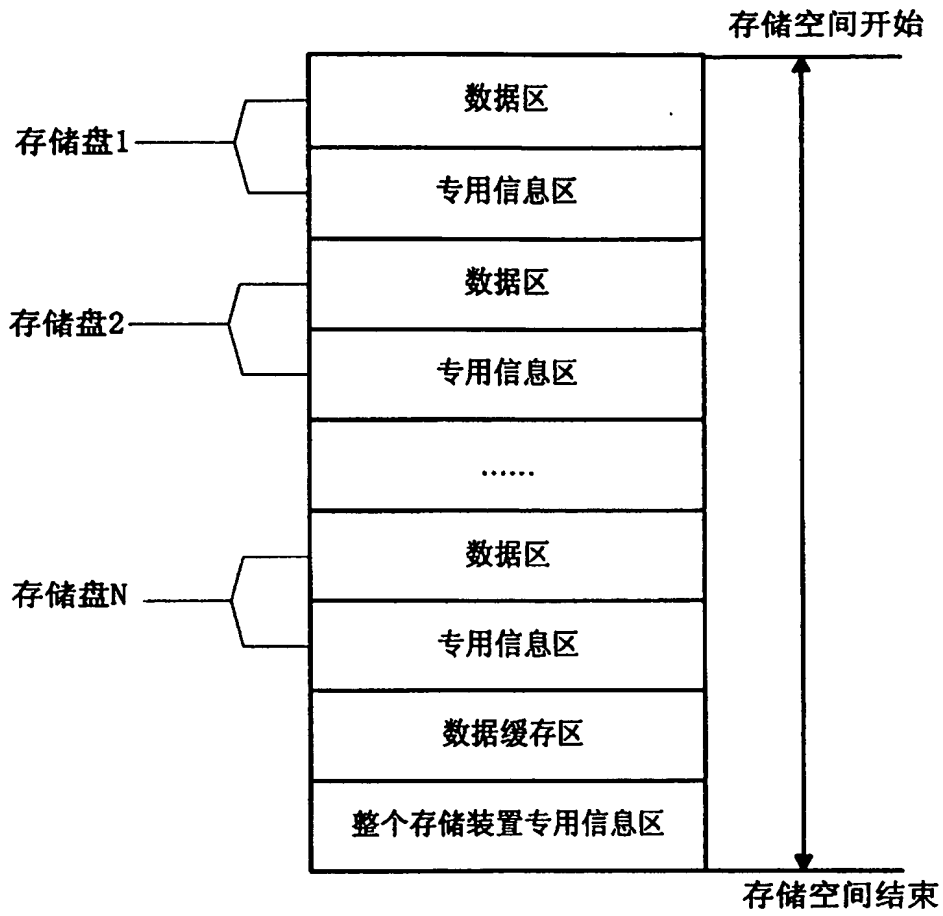


图 4

说明书附图

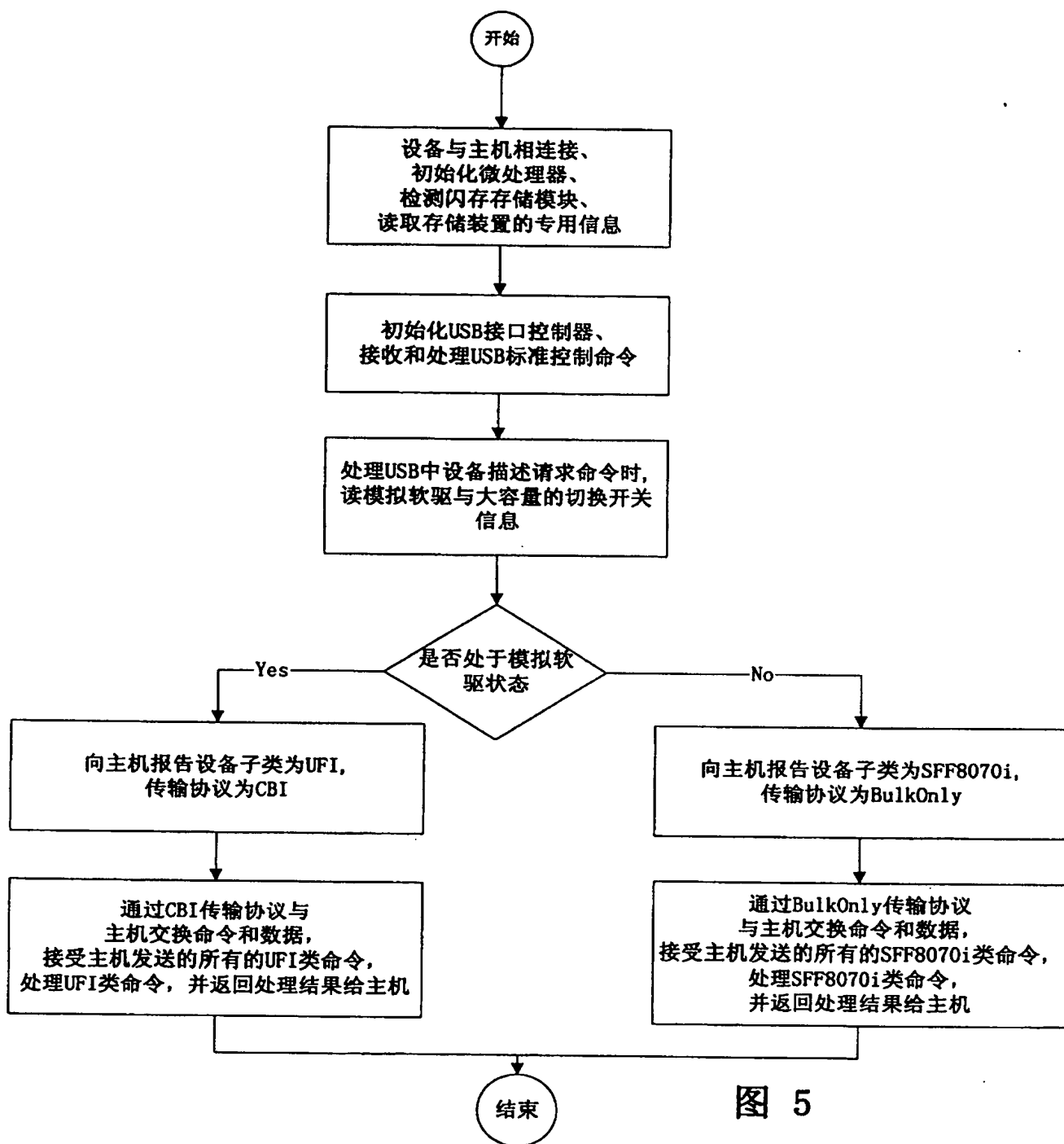


图 5

01.07.09

说明书附图

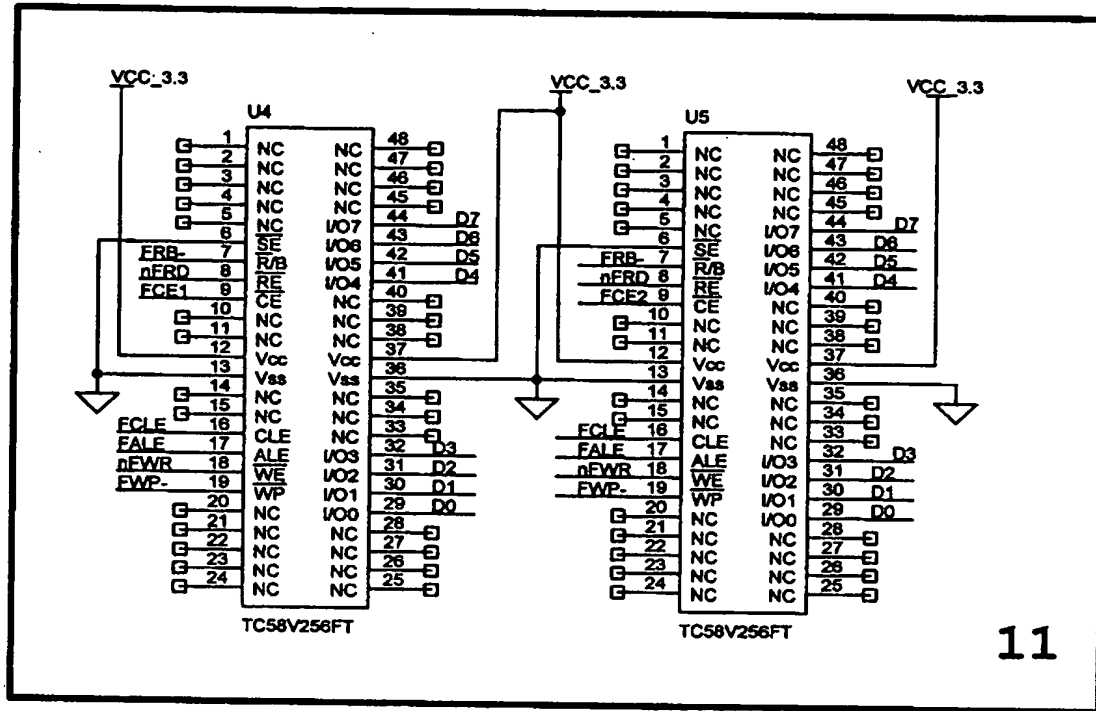
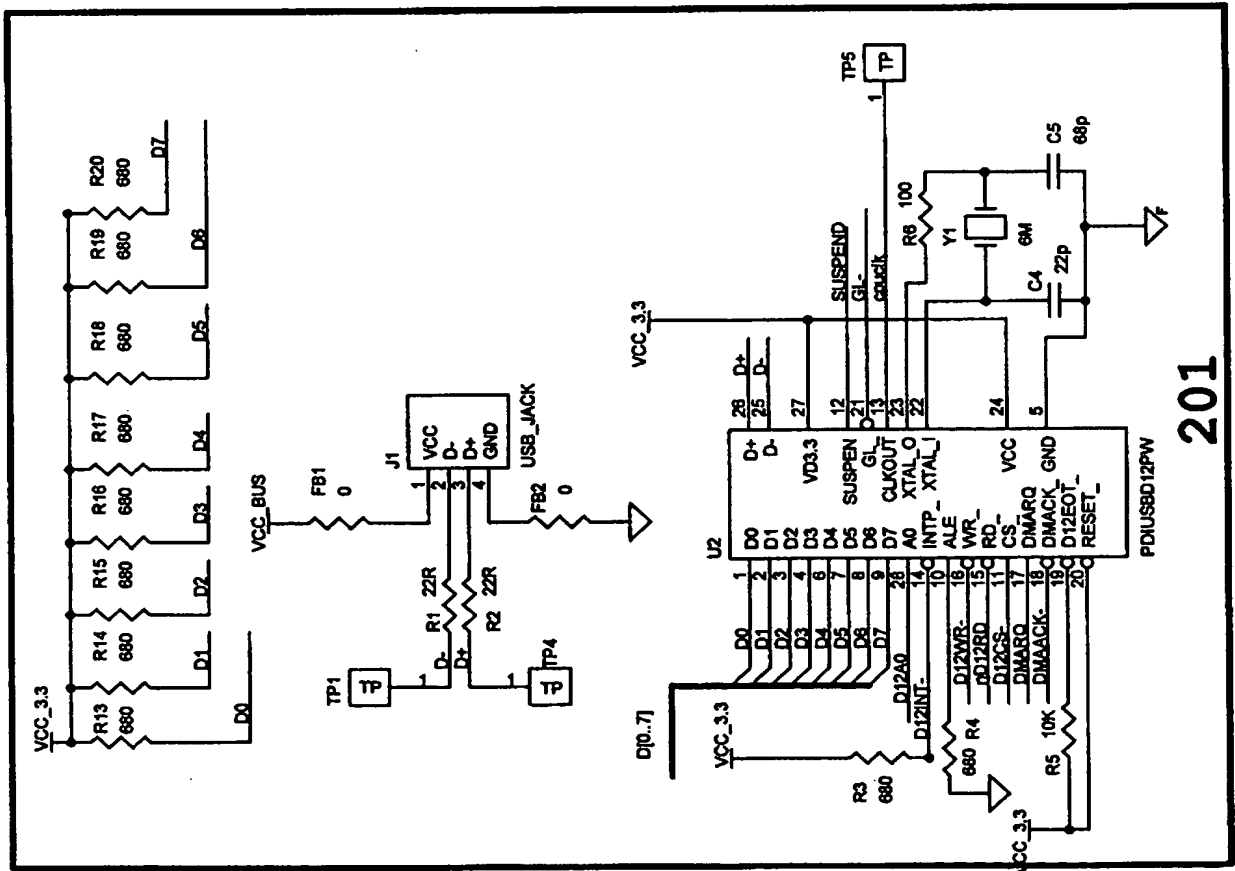


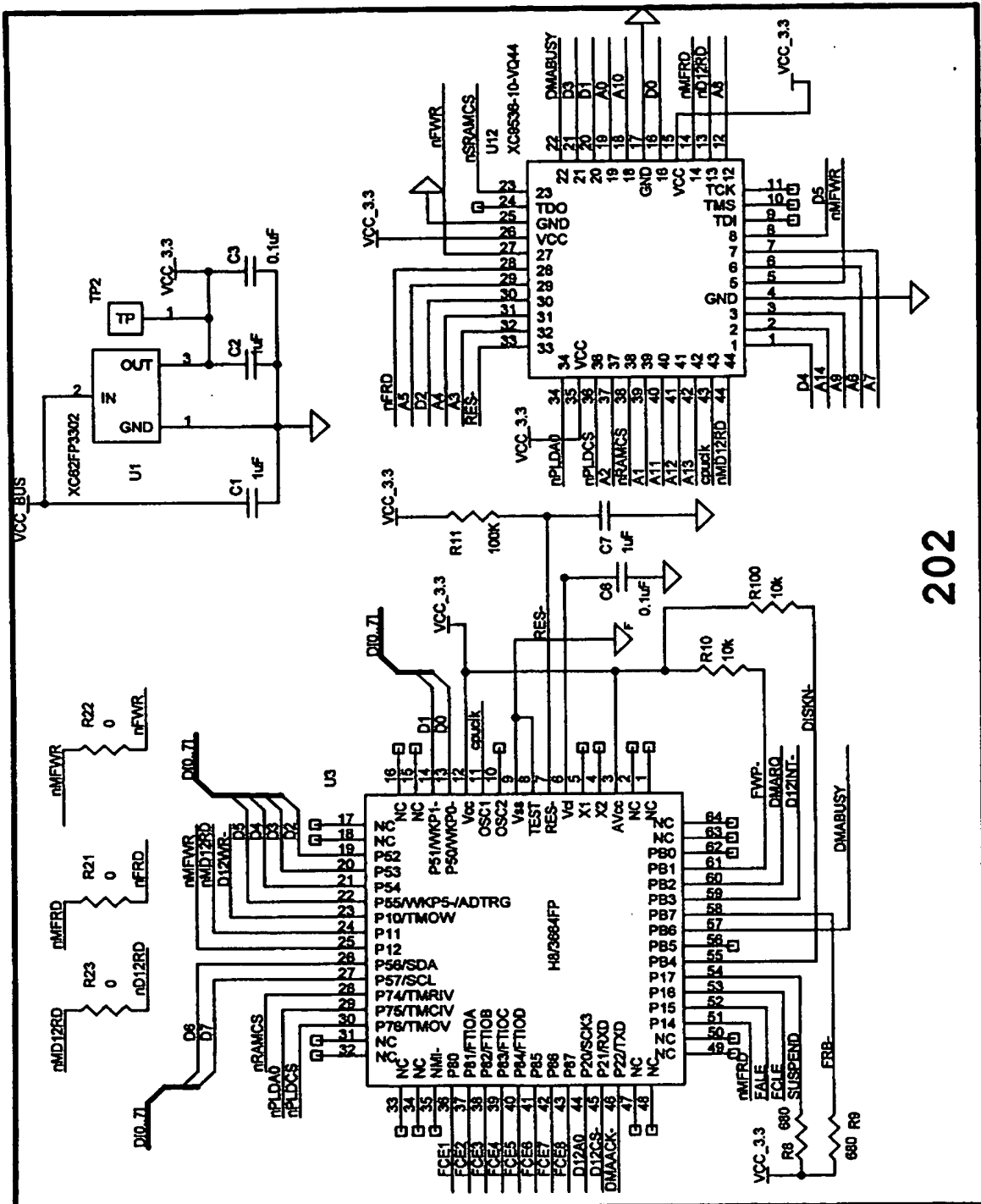
图 6A



6B
H

03.07.09

说明书附图



202

6C

01.07.09

说明书附图

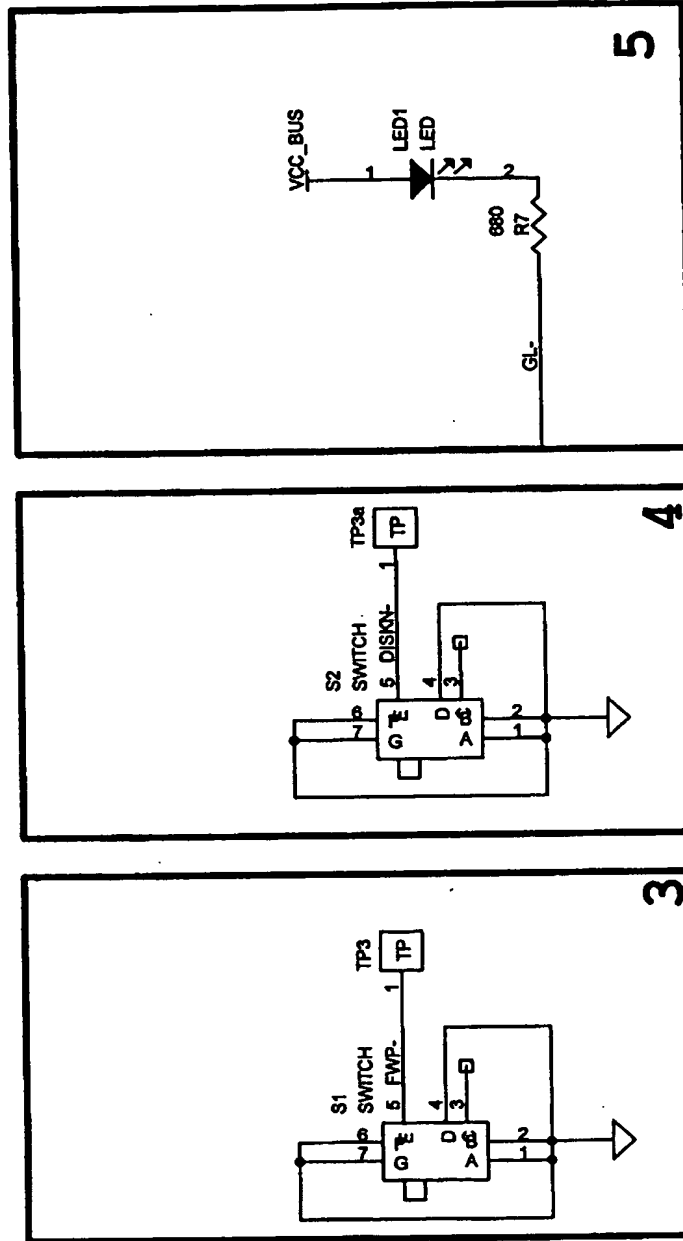


图 6D